

L'évolution des circuits intégrés numériques, pour les technologies de fabrication actuelles en 65 et 45 nm, et futures en 32 voire 22 nm, pose de redoutables problèmes aux concepteurs : consommation délicate à maîtriser, extrême sensibilité aux variations des paramètres physiques des circuits en production, vérification des timings de plus en plus délicate. Des difficultés qui, au fond, sont en partie liées au fait que toute l'industrie de l'électronique est bâtie sur la notion de synchronisme, avec son cortège d'obstacles à surmonter (réalisation de PLL complexes, gestion d'un oscillateur local, maîtrise d'arbres d'horloges toujours plus imposants...).

Ces évolutions militent aujourd'hui en faveur des technologies de conception de circuits numériques en logique asynchrone. Rappelons que cette approche vise à mettre en œuvre un protocole de communication entre les différentes parties d'un composant, avec les notions de « requête-acquittement », et ce de manière indépendante d'un signal d'horloge. Ainsi, par exemple, Tiempo conçoit des circuits asynchrones dits insensibles aux délais, c'est-à-dire fonctionnellement corrects quels que soient les délais caractéristiques de ses éléments constitutifs. Les conséquences sont connues : ces puces sont économes en énergie, possèdent une sécurité intrinsèque élevée, sont de faibles émettrices de rayonnement électromagnétique et sont, en outre, tolérantes à la variabilité des procédés de fabrication.

## Marc Renaudin

est CTO et cofondateur de Tiempo, après avoir été professeur à l'INPG et responsable du groupe de recherche CIS au sein du laboratoire Tima. Ses recherches ont porté pendant plus de quinze ans sur la technologie asynchrone, tant sur le plan de la conception de circuits que sur celui du développement d'outils et de méthodes adaptés à cette approche.



# « L'asynchrone, une technologie mature pour l'industrie du semiconducteur »

Pourtant, le déploiement de la technologie asynchrone dans le monde industriel s'est heurté depuis des années à plusieurs barrières technologiques. Or, celles-ci sont en train de tomber.

Deux avancées sont à l'origine de ce constat. La première est liée à la mise à disposition des concepteurs d'outils de CAO basés sur des langages standard. Ainsi, Tiempo utilise le langage SystemVerilog pour réaliser une conception de haut niveau d'un circuit asynchrone. La seconde porte sur le déploiement pour l'asynchrone d'une approche de type « cellule standard », universellement répandue dans les technologies synchrones. Pour ce faire, Tiempo industrialise un outil de synthèse qui transforme la fonctionnalité du circuit décrite en SystemVerilog en une netlist de portes logiques insensible aux délais. Cet outil de synthèse complète et s'insère donc parfaitement dans les flots de conception existants.

Ces progrès majeurs vont dans le sens d'une utilisation accrue de la logique asynchrone au sein de circuits basés sur une logique synchrone. Certes, il ne s'agit pas (encore ?) de développer des circuits complets en technologie asynchrone, mais de proposer d'ores et déjà des blocs complexes (Core IP) réalisant des fonctions qui tirent parti des bénéfices amenés par cette technologie. Citons par exemple des microcontrôleurs, des microprocesseurs et des coprocesseurs de chiffrement pour les applications de sécurité, de télécommunications, de contrôle et plus largement pour les systèmes embarqués faible consommation. ■

## Electronique

Directeur de la publication : Alain Weill

### → Rédaction

Rédacteur en chef : Philippe Schwartz (31 90), instrumentation et test. Composants et applications : Philippe Corvisier (30 74, chef de service), Pascal Wilhelm (31 86), CAO et embarqué : François Gauthier (31 87, chef de service).

### → Réalisation

Eliane Gueylard (31 88, rédactrice en chef technique adjointe) et Fabienne Degasne (31 85, 1<sup>re</sup> secrétaire de rédaction).

### → Ont collaboré à ce numéro

Yvon Avenel, Héliane Trézéguet, Béatrice Vielle, Marc Renaudin (Tiempo), Todd Nelson (Linear Technology), Paul McCormack (National Semiconductor), Bindesh Patel (SpringSoft), Gregor Feldhaus (Rohde & Schwarz), Andy Scott (Torex Semiconductor Europe), Bill Laumeister (Maxim).

Iconographies : Fabienne Degasne.

→ 26 RUE D'ORADOUR SUR GLANE 75504 PARIS CEDEX 15.

Pour contacter la rédaction : tél. : 01 44 25 31 85 ; fax : 01 45 57 50 39 ; e-mail : [electronique@groupe-tests.fr](mailto:electronique@groupe-tests.fr) ; [www.electronique.biz](http://www.electronique.biz)  
Pour joindre directement votre correspondant, faites précéder les 4 chiffres entre parenthèses de : 01 44 25.

### → Publicité

Directeur : Daniel Haussmann (30 17)  
Assistante : Laure Mery (30 60)

La direction se réserve le droit de refuser toute insertion sans avoir à justifier sa décision.

### → Fabrication

Chef de fabrication : Serge De Kilkhen (32 40)

### → Diffusion-Abonnements

Tél. : 03 44 62 52 38 (lundi à vendredi : de 9 à 18 h)  
Fax : 03 44 12 57 67.

e-mail : [abonnement.groupestests@presse-info.fr](mailto:abonnement.groupestests@presse-info.fr)

Prix du numéro : 12,20 € TTC (TVA 2,1 % incluse).

Prix de l'abonnement : 1 an (11 numéros) : 110 € TTC.

Etranger : consulter le service abonnements

### → Service de vente au numéro

GRUPE TESTS SERVICE VENTE AU NUMERO BP235  
27092 EVREUX CEDEX 9 - [vpc@groupestests.fr](mailto:vpc@groupestests.fr)

Electronique est édité par **GRUPE TESTS**

### Directeur général : Alain Weill

Directeur général délégué : Marc Laufer  
Directeur des ressources humaines : Frédéric Bardet  
Directeur général du pôle presse : Olivier Blanche

→ **GRUPE TESTS**, SAS au capital de 199 272 €  
Siège social : 26/40 RUE D'ORADOUR SUR GLANE  
75504 PARIS CEDEX 15. Tél. : 01 44 25 30 01

311 243 794 RCS Paris

Code APE : 221E. Siret : 311 243 794 000 55

TVA intracommunautaire : FR-82-311-243-794

Principal actionnaire : NEXTRADIO TV

Toute reproduction, représentation, traduction ou adaptation, qu'elle soit intégrale ou partielle, quel qu'en soit le procédé, le support ou le média, est strictement interdite sans l'autorisation de Groupe Tests, sauf dans les cas prévus par l'article L.122-5 du code de la propriété intellectuelle.



©2008 GROUPE TESTS - Tous droits réservés.  
Commission paritaire : 0709 T 85183  
ISSN : 1157-1152

Dépôt légal imprimeur : 4<sup>e</sup> trimestre 2008

DULAC IMPRIMERIE

ROUTE DE PARIS 27120 PACY SUR EURE